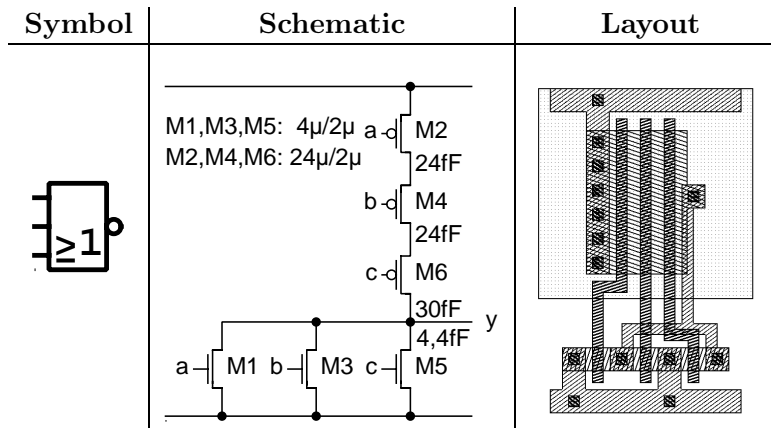


Aufgabe 1

Für das NOR-Gatter mit 3 Eingängen einer Standardzellen-Bibliothek sei das folgende Datenblatt gegeben:



Ausgang	y									
	Best	Typ.	Worst							
Ausgangskap. C_0	34,4	53,6	72,8							fF
Eingang	a			b			c			
	Best	Typ.	Worst	Best	Typ.	Worst	Best	Typ.	Worst	
Eingangskap. C_I	56	59	61	56	60	64	56	62	66	fF
Rise-Belag t'_r	10	16	21	10	16	21	10	16	21	ps/fF
Fall-Belag t'_f	4	16	25	4	16	25	4	16	25	ps/fF
Rise-Delay t_{r0}	340	860	1530	340	750	1530	340	550	1530	ps
Fall-Delay t_{f0}	110	1160	1820	110	850	1820	110	550	1820	ps

Als Schaltungsentwickler sollte man in der Lage sein, dieses Datenblatt auf seine Plausibilität zu prüfen. Beantworten Sie dazu die folgenden Fragen:

- 1.1 Im Schaltplan sind die Kapazitäten der einzelnen Knoten in der Schaltung vermerkt. Wie werden diese anhand des Layouts bestimmt?
- 1.2 Die minimale Ausgangskapazität, die im „Best-Case“ auftritt, ist offensichtlich die Summe der NMOS- und PMOS-Kapazität am Ausgang Y ($4,4fF + 30fF = 34,4fF$). Die maximale Ausgangskapazität ist jedoch kleiner als die Summe sämtlicher Aktivgebiet-Kapazitäten ($\Sigma C_{n/p} = 82,4fF$). Können Sie einen Grund für die geringere Wichtung der inneren Kapazitäten nennen?
- 1.3 Wie werden die Verzögerungsbeläge aus den angegebenen Technologieparametern, den Transistordimensionen und der Betriebsspannung berechnet?
- 1.4 Die Timing-Parameter (Verzögerungsbelag und Leerlaufverzögerung) sind im Best-Case für die fallende Flanke erheblich niedriger als für die steigende Flanke. Welche Eigenschaft der Schaltung ist dafür verantwortlich und warum wurde dieser Einfluß beim typischen und schlechtesten Fall nicht berücksichtigt?

Aufgabe 2

Die vorliegende Aufgabe stellt Fragen zu CAD-Werkzeugen für den Entwurf von mikroelektronischen Schaltungen, die in der Vorlesung vorgestellt worden sind.

- 2.1 Nennen Sie die drei wichtigsten CAD-Werkzeuge, die mit Layout-Daten arbeiten. Erläutern Sie mit einem Satz deren Aufgabe.
- 2.2 Die Layoutdaten repräsentieren die Beschreibung der belichteten Flächen auf dem Fotolack. Welches mathematische Modell wird zumeist zur eindeutigen Beschreibung dieser Flächen verwendet?
- 2.3 Das Volumen der Layoutdaten hochintegrierter Schaltungen ist enorm. Durch welche Maßnahmen wird dieses Problem erheblich reduziert?
- 2.4 Welche Aufgabe hat das Artwork?
- 2.5 Erläutern Sie den Begriff der Kompaktierung eines Layouts. Worin liegt die Hauptschwierigkeit bei der Kompaktierung begründet?
- 2.6 Die automatische Platzierung und Verdrahtung von Standardzellen wird oft in weniger Schritten implementiert, als die von Makrozellen. Was ist der primäre Grund hierfür?
- 2.7 Bei der Layoutanalyse wird in der Regel ein relativ einfach aufgebauter Algorithmus eingesetzt. Wie heißt und funktioniert dieser?